

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-53393

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

H 0 1 L 23/50

G 0 1 R 31/26

識別記号

K 9272-4M

J 9214-2G

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号

特願平4-205806

(22)出願日

平成4年(1992)7月31日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 末次 功一

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 藤巻 正憲

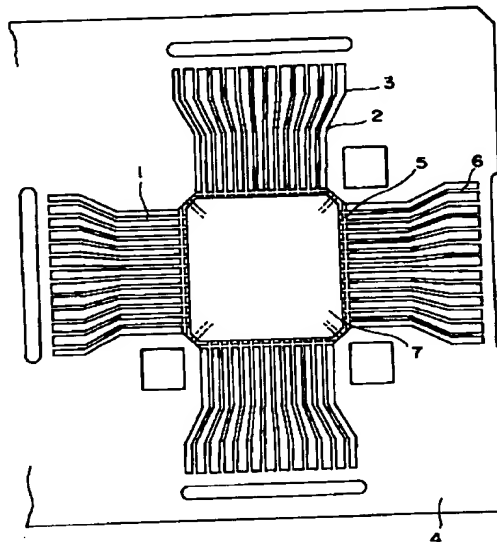
(54)【発明の名称】 半導体装置用リードフレーム

(57)【要約】

【目的】 半導体装置製造の選別工程において、外部端子変形によるコンタクトミスを低減すると共に、選別ソケットを共有化することが可能とする。

【構成】 半導体装置用のリードフレームの半導体素子搭載部7側の外部端子1から第1屈曲部2と第2屈曲部3を介して外方部の測定用外部端子6まで延びるように外部端子を構成する。これにより、パッケージ端面近接部の外部端子1のピッチ幅に対してリードフレーム外枠部近接の外部端子6のピッチ幅を拡げることができ、この拡げられた部分の外部端子6を使用してソケット側通電部とのコンタクトをとる。これによってコンタクトミスによる選別歩留低下が防止される。

1: 外部端子
2: 第1屈曲部
3: 第2屈曲部
4: リードフレーム外枠部
5: タイパ
6: 測定用外部端子
7: 半導体素子搭載部



【特許請求の範囲】

【請求項1】 リードフレーム本体の半導体素子搭載部に縁辺に沿って配置された複数の外部端子が、その前記半導体素子搭載部側部分は搭載予定の半導体素子の外部リードピッチで配置され、この部分からピッチが拡大して外方に延び、その先端部が電気的特性の測定用端子のピッチで配置されていることを特徴とする半導体装置用リードフレーム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、特に外部リードピッチが0.5mm以下の狭ピッチパッケージ用のリードフレームとして好適の形状を有する半導体装置用リードフレームに関する。

【0002】

【従来の技術】従来の半導体装置用リードフレームは、図4に示すように、リードフレームの半導体素子搭載部7の4縁辺に沿って、帯状をなす同一幅の複数の外部端子1が各縁部に設けられたものに相互に平行に且つ同一ピッチにて配置されている。この外部端子1はリードフレーム外枠部4と連結された状態にある。

【0003】そして、このように構成されたリードフレームの半導体素子搭載部7に半導体素子（図示せず）をペースト状樹脂等により固着して搭載し、金細線にて内部端子と結線する。次に、半導体素子を熱硬化性樹脂により封止し、その後、金型等を使用してタイバー5及び外部端子1の先端を切断する。これにより、半導体装置の外部リードとなる外部端子1が相互に完全に独立する。その後、電気的特性を確認するため、成形前の状態のまま、半導体装置の外部端子1がICソケットのコンタクト上に位置するように位置決めして半導体装置をICソケットに装着する。このようにして、半導体装置が製造される。

【0004】

【発明が解決しようとする課題】しかしながら、従来、半導体装置の特性を測定するときなどに使用するICソケットは、半導体装置の外部端子のピッチ及びピン数が異なると、それに合わせて設計しなおしていた。

【0005】また、従来の半導体装置用リードフレームは、半導体装置の外部リードのピッチが0.5mm以下のように極めて小さい場合に、板厚の85%の板幅までしか成形できないという加工成形上の制約から、ピッチを狭くするためには板厚を薄くせざるを得ないという難点がある。このように、リードフレームを薄くすると、強度低下につながり、外部端子の変形を招く結果となる。また、狭ピッチのリードフレームは、当然横ズレに対するICソケット側の設計にも余裕がなく、製造工程内の管理も厳しくする必要があった。また、半導体装置の外部端子が変形したときは、半導体装置を前述のICソケットに装着したときに半導体装置の端子とICソケットの

コンタクトピンとが接触不良を起こし、測定ができなくなるという問題点があった。

【0006】本発明はかかる問題点に鑑みてなされたものであって、ICソケットを汎用的に使用でき、外部端子の変形を防止して選別時の歩留りを向上させることができる半導体装置用リードフレームを提供することを目的とする。

【0007】

【課題を解決するための手段】本発明に係る半導体装置用リードフレームは、リードフレーム本体の半導体素子搭載部に縁辺に沿って配置された複数の外部端子が、その前記半導体素子搭載部側部分は搭載予定の半導体素子の外部リードピッチで配置され、この部分からピッチが拡大して外方に延び、その先端部が電気的特性の測定用端子のピッチで配置されていることを特徴とする。

【0008】

【作用】本発明においては、鉄系及び銅系等の金属により構成される半導体装置用リードフレームの外部端子部において、パッケージ端面近接部、即ち半導体素子搭載部側の部分の外部端子ピッチと、外部端子の外方先端部のピッチとが異なる。即ち、半導体装置の外部リードとなる半導体素子搭載部側の外部端子部の外方部に、この外部リードのピッチと異なる大きなピッチを持った電気的特性測定用の外部端子部を備えている。

【0009】そのため、半導体製造工程において、半導体装置の電気的特性を測定するとき使用する外部端子部のピッチを常に一定にすることが可能であり、測定用のICソケットを、ピン数等の相違に拘らず、共用することができる。

【0010】

【実施例】次に、本発明の実施例について、添付の図面を参照して具体的に説明する。

【0011】図1は本発明の実施例に係る半導体装置用リードフレームを使用して半導体装置を封止した封止済上面図である。外部リードピッチが例えば0.3mmのQFPの場合、本実施例の半導体装置用リードフレームは、半導体素子搭載部7側の外部端子1のピッチは、0.3mmピッチで相互に平行であり、この部分が第1屈曲部2まで延びている。そして、この第1屈曲部2から第2屈曲部3までは、ピッチが0.3mmから0.5mmに徐々に、且つ均等に広がって延びている。また、第2屈曲部3からリードフレーム外枠部4迄の測定用外部端子6は、そのピッチが0.5mmで相互に平行に延びている。なお、半導体素子搭載部7から第1屈曲部2までの外部端子1の幅と、第2屈曲部3からリードフレーム外枠部4までの外部端子6の幅とは同一である。

【0012】このように構成された本実施例の半導体装置用リードフレームを使用する場合は、半導体素子をこのリードフレームに搭載し封止した後、先ずリード切断工程において、切断金型により、半導体装置を測定用外

(3)

3

部端子 6 の先端部でリードフレーム外枠部 4 から切断分離する。

【0013】そして、この半導体装置を、図 3 に示す電気的特性の試験装置に設置する。即ち、この試験装置においては、DUT ボード上に IC ソケット 9 が設置されており、この IC ソケット 9 内には、コンタクト 8 が DUT ボードに接触して立設されている。そこで、測定用外部端子 6 の先端部で切断された半導体装置をその測定用外部端子 6 がコンタクト 8 に接触するように IC ソケット 9 に装着し、その電気的特性を測定する。

【0014】電気的特性の測定後、この半導体素子が搭載されたリードフレームを切断金型により再度リード切断する。即ち、この 2 回目のリード切断工程においては、第 1 屈曲部 2 でリードを切断することにより、外部端子 1 の部分と測定用外部端子 6 の部分とを切断分離する。これにより、従来のリードフレームを使用した場合と同様に、リードピッチが 0.3mm の QFP が製造される。

【0015】図 2 は本発明の第 2 の実施例に係るリードフレームを示す図である。図 2 において、図 1 と同一物には同一符号を付してその詳細な説明を省略する。本実施例においては、前述した第 1 実施例の半導体装置用リードフレームの第 1 屈曲部 2 と第 2 屈曲部 3 との間の部分の外部端子上に耐熱フィルム 10 が貼付されている。この耐熱フィルム 10 により、電気的特性の測定時に、測定用外部端子 6 のズレを防止することができる。この耐熱フィルム 10 は、最終的に第 1 屈曲部 2 で外部端子を切断するため、半導体装置側から分離される。従って、半導体装置製品としての構造を変更せずに、選別時（電気的特性測定時）の外部端子ズレを防止することができる。

【0016】

4

【発明の効果】以上説明したように本発明によれば、半導体装置の製造工程内において半導体装置の外部端子の変更を抑制することができるので、IC 選別用ソケットへのコンタクトミスによる特性不良の低減が可能となり、歩留りを向上させることができる。また、測定用外部端子のピッチを統一することが可能であるため、選別ソケットを共有化することができる。

【0017】なお、耐熱フィルムを使用すれば、製品としての構造を変更せずに、外部端子変形に対する工程能力が向上し、品質改善が可能となる。

【図面の簡単な説明】

【図 1】本発明の実施例に係る半導体装置用リードフレーム使用して半導体装置を封止した封入済リードフレームの上面図である。

【図 2】本発明の第 2 の実施例を示す封入済リードフレームの上面図である。

【図 3】半導体装置を電気的特性測定用ソケットに装入した状態を示す模式図である。

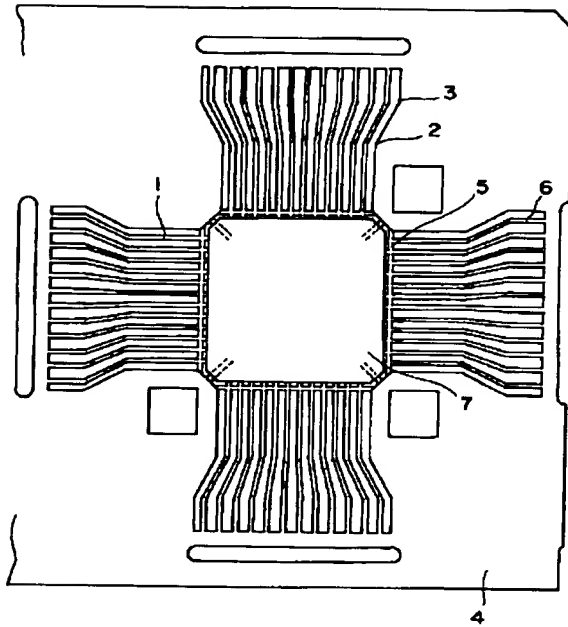
【図 4】従来の封入済リードフレームを示す上面図である。

【符号の説明】

- 1 ; 外部端子
- 2 ; 第 1 屈曲部
- 3 ; 第 2 屈曲部
- 4 ; リードフレーム外枠部
- 5 ; タイバー
- 6 ; 測定用外部端子
- 7 ; 半導体素子搭載部
- 8 ; コンタクト
- 9 ; IC ソケット
- 10 ; 耐熱フィルム

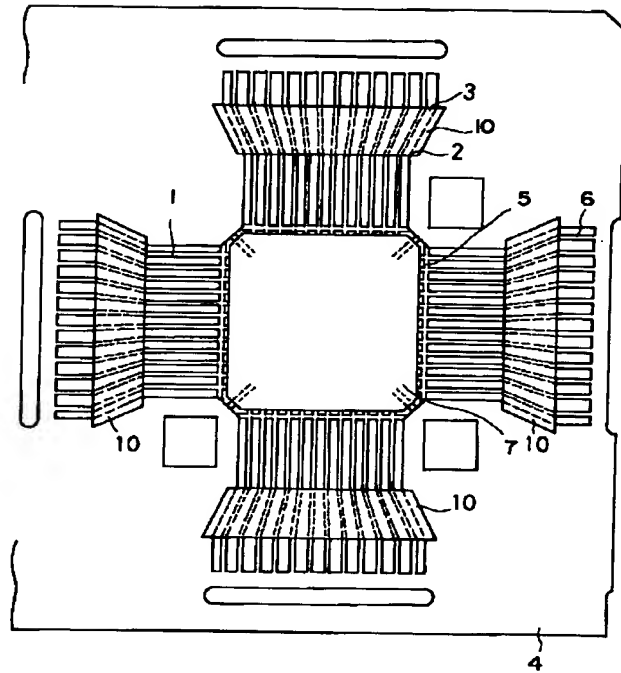
【図1】

- 1; 外部端子
- 2; 第1屈曲部
- 3; 第2屈曲部
- 4; リッドフレーム外枠部
- 5; タイパ
- 6; 測定用外部端子
- 7; 半導体素子搭載部



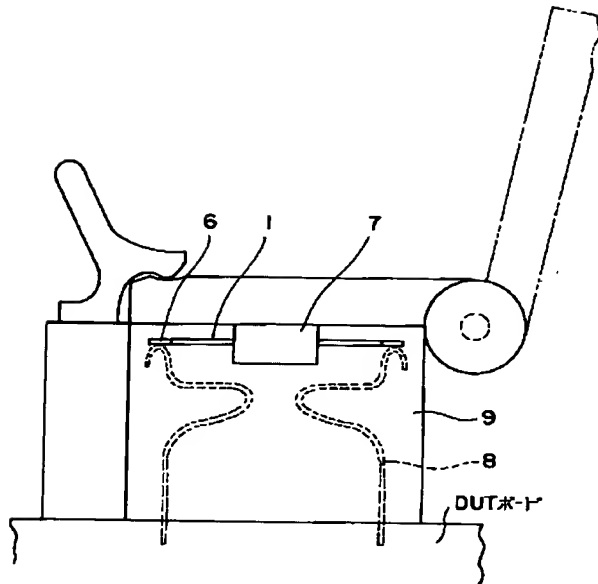
【図2】

- 1; 外部端子
- 4; リッドフレーム外枠部
- 5; タイパ
- 6; 測定用外部端子
- 7; 半導体素子搭載部
- 10; 耐熱フィルム



【図3】

- 1; 外部端子
- 6; 測定用外部端子
- 7; 半導体素子搭載部
- 8; コンタクト
- 9; ICソケット



【図4】

- 1; 外部端子
- 4; リードフレーム外枠部
- 5; タブ
- 7; 半導体素子搭載部

